

B2

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) Veröffentlichungsnummer: **0 523 487 A2**

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 92111374.2

(51) Int. Cl.⁵: **H01L 29/76, H01L 29/36,
H01L 21/335**

(22) Anmeldetag: 04.07.92

(30) Priorität: 19.07.91 DE 4123939

(43) Veröffentlichungstag der Anmeldung:
20.01.93 Patentblatt 93/03

(84) Benannte Vertragsstaaten:
DE FR GB

(71) Anmelder: Daimler-Benz Aktiengesellschaft
Postfach 80 02 30
W-7000 Stuttgart 80(DE)

(72) Erfinder: Dickmann, Jürgen, Dipl.-Ing.
Aspachweg 10
W-7900 Ulm-Einsingen(DE)

(74) Vertreter: Amersbach, Werner, Dipl.-Ing.
AEG Aktiengesellschaft Patent- und
Lizenzwesen Theodor-Stern-Kal 1
W-6000 Frankfurt 70(DE)

(54) Heterostruktur-Feldeffekttransistor mit pulsdotiertem Kanal.

(57) Die Erfindung betrifft einen Heterostruktur-Feldeffekttransistor (HFET) mit hoher Ladungsträgerbeweglichkeit und Geschwindigkeit, bei dem der stromführende Kanal lediglich einen schmalen pulsdotierten Bereich besitzt, der sich auf der der Heteroübergang gegenüberliegenden Seite der Kanalschicht befindet. Bei positiven Gate-Spannungen wird eine räumliche Trennung der Dotierstoffrümpfe von den freien Ladungsträgern erzielt, so daß die freien Ladungsträger Transporteigenschaften wie im undotierten Kanal aufweisen, jedoch bei einem wesentlich höheren Sättigungsstrom.

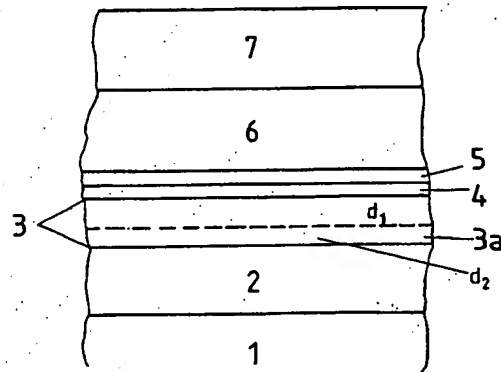


FIG.2

EP 0 523 487 A2

Die Erfindung betrifft einen Heterostruktur-Feldeffekttransistor und ein Verfahren nach dem Oberbegriff der Patentansprüche 1 und 7.

Derartige Heterostruktur-Feldeffekttransistoren werden in analogen Hochfrequenzschaltungen, beispielsweise in monolithisch integrierten Sender- und Empfängermodulen oder in Leistungsverstärkern verwendet.

Aus Veröffentlichungen von Saunier et al. in IEEE Electron Device Letters, Vol. 9, No. 8, S. 397-398, 1988 und IEEE Transactions on Electron Devices, Vol. 36, No. 10, S. 2231-2234, 1989 ist der Einbau von Dotierstoff in den leitenden Kanal von Heterostruktur-Feldeffekttransistoren (HFET) als homogene Dotierung oder in Form eines breiten Dotierpulses bekannt. Durch eine derartige Dotierung verschlechtern sich jedoch die Transporteigenschaften der Elektronen im HFET-Kanal, d.h. die Beweglichkeit und die Driftgeschwindigkeit der Ladungsträger wird geringer als in einem undotierten HFET.

Der Erfindung liegt deshalb die Aufgabe zugrunde, den Sättigungsstrom eines HFET zu erhöhen, ohne die Hochfrequenzeigenschaften nachteilig zu beeinflussen.

Die Aufgabe wird durch die im kennzeichnenden Teil der Patentansprüche 1 und 7 angegebenen Merkmale gelöst. Vorteilhafte Ausgestaltungen und/oder Weiterbildungen sind den Unteransprüchen zu entnehmen.

Durch den Einbau der Dotierung als sehr schmalen Puls an der den Heteroübergang des HFET gegenüberliegenden Seite der Kanalschicht wird bei positiven Gate-Spannungen der Schwerpunkt der Aufenthaltswahrscheinlichkeit $|\psi_0|^2$ der Elektronen (ψ_0 Elektronen-Wellenfunktion) von dem Ort der eingebauten Dotierung räumlich getrennt (Fig. 1). Dadurch erfolgt eine Reduzierung der Coulombstreuung. Die Reduzierung der Coulombstreuung führt zu höheren Beweglichkeiten und Geschwindigkeiten der Ladungsträger im Kanal.

Der erfindungsgemäße HFET besitzt deshalb den Vorteil, daß zusätzliche Ladungsträger im Kanal zur Verfügung stehen und über die Gate-Spannung die Transporteigenschaften des Transistors derart moduliert werden, daß die Ladungsträger im dotierten Kanal Transporteigenschaften aufweisen wie im Fall des undotierten Kanals nur bei einem wesentlich höheren Sättigungsstrom.

Die Erfindung wird im folgenden anhand eines Ausführungsbeispiels näher beschrieben unter Bezugnahme auf schematische Zeichnungen.

Zur Herstellung des erfindungsgemäßen HFET wird beispielsweise gemäß Fig. 2 auf einem halbsolierenden Substrat 1, aus z.B. GaAs, eine GaAs-Pufferschicht und ein AlGaAs/GaAs-Übergitter 2 aufgebracht. Darauf wird eine z.B. 12nm dicke $\text{In}_{0,2}\text{Ga}_{0,8}\text{As}$ -Schicht 3 aufgewachsen, in die durch

einen schmalen Puls eine $d_2 = 2\text{nm}$ dünne Dotierung aus z.B. Si eingebracht wird. Der Abstand zwischen Kanaldotierung 3a und dem aus der InGaAs-Schicht 3 und der darauf aufgewachsenen GaAs-Schicht 4 gebildeten Heteroübergang beträgt $d_1 = 10\text{nm}$. Die GaAs-Schicht 4 ist undotiert und besitzt eine Schichtdicke von 2nm. Darauf sind eine undotierte, 3nm-dünne $\text{Al}_{0,25}\text{Ga}_{0,75}\text{As}$ -Schicht 5, eine 40nm-dicke $\text{Al}_{0,25}\text{Ga}_{0,75}\text{As}$ -Schicht 6 mit einer negativen Ladungsträgerkonzentration von $3 \cdot 10^{18} \text{ cm}^{-3}$ und eine 30nm-dicke GaAs-Schicht 7 mit einer negativen Ladungsträgerkonzentration von bis zu 10^{19} cm^{-3} aufgewachsen. Anstelle der hochdotierten AlGaAs-Schicht 6 kann auch eine pulsdotierte AlGaAs-Schicht mit einer Pulsdotierung in einen Bereich von 10nm und $5 \cdot 10^{12}$ Ladungsträger pro cm^2 mit einer Gesamtschichtdicke von 35nm aufgewachsen werden.

Mit dem erfindungsgemäßen HFET gemäß Fig. 2 werden bei einer positiver Gate-Spannung von 0.5V Sättigungsströme von etwa 720mA/mm mit einer Steilheit von 625mS/mm erreicht.

Es werden dadurch Frequenzen bis zu $f_{\text{max}} = 195 \text{ GHz}$ erzielt.

Bei negativer Gate-Spannung werden trotz der zusätzlichen Kanaldotierung sehr gute Sperreigenschaften des erfindungsgemäßen Transistors erreicht.

Die Erfindung ist jedoch nicht auf die im Ausführungsbeispiel angegebenen Materialien beschränkt, sondern für alle Halbleitermaterialien geeignet, die die Herstellung eines HEMT (High Electron Mobility Transistors) ermöglichen. Die Schichtdicken-Dotierungen und die Indium-/Aluminium-Konzentrationen sind dabei aufeinander abzustimmen. Es sind z.B. auch $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}/\text{In}_{0,25}\text{Ga}_{0,75}\text{As}$ Heterostrukturen verwendbar. Generell können Heterostrukturen aus III/V-Halbleiterverbindungen wie etwa AlGaAs/GaAs/AlGaAs, oder AlGaAs/InGaAs, oder InAlAs/InGaAs, oder InAlAs/InGaAs/InP, oder InP/InGaAs, oder InSb/AlSb oder Si/SiGe-Heterostrukturen gemäß der DE-OS 3 731 000 verwendet werden. Wesentlich ist bei den verwendeten Heterostrukturen, daß die Schichtdicke der Kanalschicht so gewählt wird, daß bei gitterverspannten Heterostrukturen die kritische Schichtdicke nicht überschritten wird, so daß keine Gitter-Relaxation auftritt und bei unverspannten Gitterstrukturen die Kanalschichtdicke möglichst groß ist. Die Pulsdotierung muß auf die dem Heteroübergang entgegengesetzten Seite des Kanals beschränkt werden.

Patentansprüche

1. Heterostruktur-Feldeffekttransistor, dessen stromführende Kanalschicht aus einem Halbleitermaterial mit hoher Ladungsträgerbeweg-

lichkeit besteht, dadurch gekennzeichnet, daß die Kanalschicht an der dem Heteroübergang entgegengesetzten Seite lediglich in einem schmalen Bereich dotiert ist.

2. Heterostruktur-Feldeffekttransistor nach Anspruch 1, dadurch gekennzeichnet, daß das die aktiven Transistorschichten aus III/V-Halbleiterverbindungen aufgebaut sind. 5
3. Heterostruktur-Feldeffekttransistor nach Anspruch 1 und 2, dadurch gekennzeichnet, daß die aktiven Transistorschichten eine unverspannte Halbleiter-Gitterstruktur und eine dicke Kanalschicht besitzen. 10
4. Heterostruktur-Feldeffekttransistor nach Anspruch 1 und 2, dadurch gekennzeichnet, daß die aktiven Transistorschichten aus gitterfehlgepaßten Halbleiterschichten aufgebaut sind und daß die Kanalschicht eine unterkritische Schichtdicke besitzt. 15
5. Heterostruktur-Feldeffekttransistor nach Anspruch 2, dadurch gekennzeichnet, 25
 - daß die Kanalschicht aus $\text{In}_y\text{Ga}_{1-y}\text{As}$ mit einer Schichtdicke von 12nm besteht und
 - daß die $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ -Schicht einen pulsdotierten Bereich von $d_2 = 2\text{nm}$ in einem Abstand $d_1 = 10\text{nm}$ vom Heteroübergang enthält mit einer Si-Dotierung von $1 \times 10^{12}\text{cm}^{-2}$. 30
6. Heterostruktur-Feldeffekttransistor nach Anspruch 2, dadurch gekennzeichnet, daß der Transistor aus einer Si/SiGe-Schichtenfolge aufgebaut ist, die eine pulsdotierte SiGe-Kanalschicht mit unterkritischer Schichtdicke enthält. 35
7. Verfahren zur Erzielung eines hohen Sättigungsstromes mit einem Heterostruktur-Feldeffekttransistor nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Dotierstoff als schmaler Puls auf der dem Heteroübergang gegenüberliegenden Seite in die Kanalschicht ganzflächig eingebaut wird, daß durch Anlegen einer positiven Gate-Spannung die Dotierstoffrümpfe und die freien Ladungsträger in der Kanalschicht räumlich getrennt werden und ein hoher Sättigungsstrom erreicht wird. 40
8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß durch Anlegen einer negativen Gate-Spannung gute Sperreigenschaften erzielt werden. 45

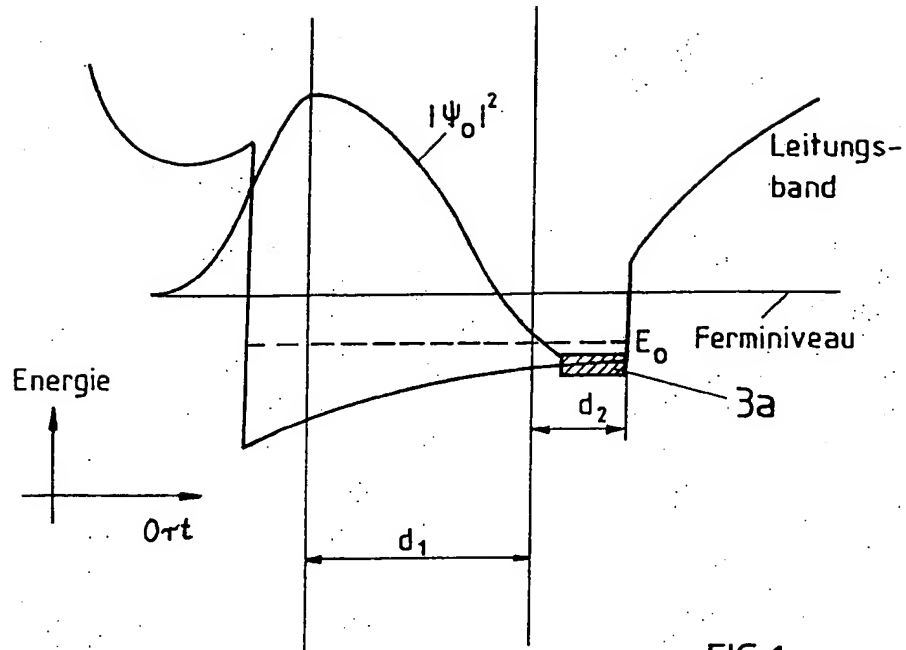


FIG.1

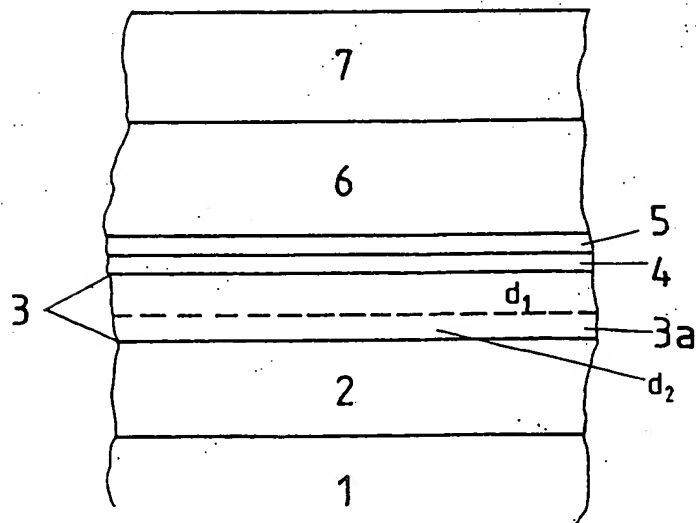


FIG.2

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) Veröffentlichungsnummer: **0 523 487 A3**

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 92111374.2

(51) Int. Cl.⁵: **H01L 29/76, H01L 29/36,
H01L 21/335**

(22) Anmeldetag: 04.07.92

(30) Priorität: 19.07.91 DE 4123939

(43) Veröffentlichungstag der Anmeldung:
20.01.93 Patentblatt 93/03

(84) Benannte Vertragsstaaten:
DE FR GB

(86) Veröffentlichungstag des später veröffentlichten
Recherchenberichts: 29.12.93 Patentblatt 93/52

(71) Anmelder: Daimler-Benz Aktiengesellschaft
Postfach 80 02 30
D-70546 Stuttgart(DE)

(72) Erfinder: Dickmann, Jürgen, Dipl.-Ing.
Aspachweg 10
W-7900 Ulm-Einsingen(DE)

(74) Vertreter: Amersbach, Werner, Dipl.-Ing.
AEG Aktiengesellschaft
Patent- und Lizenzwesen
Theodor-Stern-Kai 1
D-60596 Frankfurt (DE)

(54) Heterostruktur-Feldeffekttransistor mit pulsdotiertem Kanal.

(57) Die Erfindung betrifft einen Heterostruktur-Feldeffekttransistor (HFET) mit hoher Ladungsträgerbeweglichkeit und Geschwindigkeit, bei dem der stromführende Kanal lediglich einen schmalen pulsdotierten Bereich besitzt, der sich auf der den Heteroübergang gegenüberliegenden Seite der Kanalschicht befindet. Bei positiven Gate-Spannungen wird eine räumliche Trennung der Dotierstoffrümpfe von den freien Ladungsträgern erzielt, so daß die freien Ladungsträger Transporteigenschaften wie im undotierten Kanal aufweisen, jedoch bei einem wesentlich höheren Sättigungsstrom.

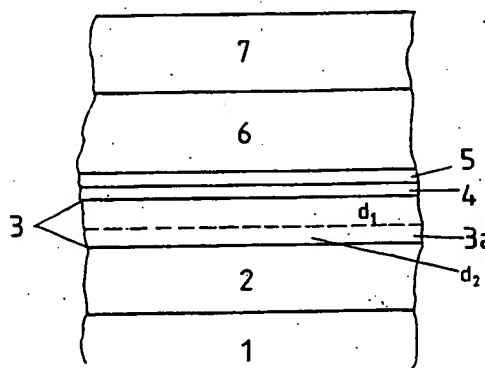


FIG.2

EP 0 523 487 A3



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 92 11 1374

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. CL.5)
4 A	PATENT ABSTRACTS OF JAPAN vol. 010, no. 367 (E-462) 9. Dezember 1986 & JP-A-61 161 773 (MATSUSHITA ELECTRIC IND CO LTD) 22. Juli 1986 * Zusammenfassung *	1-8	H01L29/76 H01L29/36 H01L21/335
4 A	--- SUPERLATTICES AND MICROSTRUCTURES Bd. 8, Nr. 3, 1990, LONDON, GB Seiten 341 - 344 XP203416 G. PAPAIOANNOU ET AL. 'PSEUDOMORPHIC InGaAs HEMTs ON GaAs SUBSTRATES WITH UNDOPED AND DOPED CHANNELS' * das ganze Dokument *	1-8	
5 A	--- EP-A-0 214 047 (FUJITSU) * Zusammenfassung; Abbildungen *	1-8	
5 A	--- PATENT ABSTRACTS OF JAPAN vol. 13, no. 348 (E-799)(3696) 4. August 1989 & JP-A-01 108 779 (FUJITSU) 26. April 1989 * Zusammenfassung *	1-8	
6 A	--- IEEE JOURNAL OF QUANTUM ELECTRONICS Bd. QE-22, Nr. 9, September 1986, NEW YORK US Seiten 1845 - 1852 H. SAKAKI 'PHYSICAL LIMITS OF HETEROSTRUCTURE FIELD-EFFECT TRANSISTORS AND POSSIBILITIES OF NOVEL QUANTUM FIELD-EFFECT DEVICES' * das ganze Dokument *	1-8	
			RECHERCHIERTE SACHGEBIETE (Int. CL.5)
			H01L
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
1	Recherchenamt DEN HAAG	Abschlußdatum der Recherche 20. Oktober 1993	Prüfer VENDANGE, P
KATEGORIE DER GENANTEN DOKUMENTE			
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument * : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 92 11 1374

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.5)
A	JAPANESE JOURNAL OF APPLIED PHYSICS Bd. 30, Nr. 2A, Februar 1991, TOKYO JP Seiten L166 - L169 XP223143 K. MATSUMURA 'A NEW HIGH ELECTRON MOBILITY TRANSISTOR (HEMT) STRUCTURE WITH A NARROW QUANTUM WELL FORMED BY INSERTING A FEW MONOLAYERS IN THE CHANNEL' * das ganze Dokument *	1-8	
A	SOLID STATE ELECTRONICS Bd. 34, Nr. 3, März 1991, OXFORD GB Seiten 253 - 258 D. G. LIU ET AL. 'ANALYSIS OF SEVERAL HIGH-ELECTRON-MOBILITY-TRANSISTOR STRUCTURES BY A SELF-CONSISTENT METHOD' * das ganze Dokument *	1-8	
A	IEEE TRANSACTIONS ON ELECTRON DEVICES Bd. 37, Nr. 10, Oktober 1990, NEW YORK US Seiten 2171 - 2175 XP142493 P. P. RUDEN 'AlGaAs/InGaAs/GaAs QUANTUM WELL DOPED CHANNEL HETEROSTRUCTURE FIELD EFFECT TRANSISTORS' * das ganze Dokument *	1-8	
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			RECHERCHIERTE SACHGEBIETE (Int.Cl.5)
Recherchenort	Abschlußdatum der Recherche	Prüfer	
DEN HAAG	20. Oktober 1993	VENDANGE, P	
KATEGORIE DER GENANNTEN DOKUMENTE		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument A : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur			

EPO FORM 1500 (01.91) (P04C00)